



Final Project

Herrn Guillermo Nieves Molina

Evaluation eines Smartphone-Prozessors für die echtzeitfähige Implementierung des SURF-Merkmals-Detektors

Zielsetzung:

Ein Forschungsschwerpunkt am Institut für Automatisierungstechnik ist die visuelle Navigation mobiler Roboterplattformen. Dafür notwendige Bildanalyse-Algorithmen sind im Allgemeinen sehr rechenintensiv und wurden bisher meist auf Desktop-Rechnern realisiert. Diese sind aber aufgrund ihrer Größe, dem Gewicht und der elektrischen Leistungsaufnahme nur bedingt für mobile Anwendungen geeignet. Eine Alternative könnten die Prozessoren moderner Smartphones darstellen, welche sich durch ein deutlich günstigeres Rechenleistung-je-Watt-Verhältnis auszeichnen.

Im Rahmen der Arbeit soll der Merkmals-Detektor *Speeded Up Robust Features* (SURF) auf einem Prozessor der OMAP3-Serie von Texas Instruments implementiert werden. Leistungssteigernde Merkmale der Zielarchitektur (128-Bit SIMD-Einheit, VLIW-Festkommando-DSP, ggf. dedizierte Grafikeinheit) sind dabei bestmöglich auszunutzen, um den Bilddurchsatz zu maximieren. Anhand der Ergebnisse sind Engpässe im System zu lokalisieren und eine Beurteilung vorzunehmen, ob und unter welchen Voraussetzungen derartige Prozessoren für eine echtzeitfähige Bildanalyse geeignet sind.

Folgende Arbeitsschritte sind durchzuführen:

1. Einarbeiten in die Funktionsweise des SURF-Algorithmus, der Architektur des Zielsystems und der Werkzeugkette
2. Strukturierte Anforderungsdefinition
3. Erarbeitung eines Konzepts zur Abbildung der Teilschritte des Algorithmus auf die Funktionseinheiten des Zielsystems einschließlich quantitativer Prognose der Leistungsdaten
4. Implementierung des SURF-Merkmals-Detektors nach dem erarbeiteten Konzept
5. Validierung der Implementierung und Vergleich mit den prognostizierten Leistungsdaten
6. Identifikation von Engpässen im gegenwärtigen System und Prognose zur erreichbaren Leistungssteigerung durch Einsatz der nachfolgenden Prozessorgeneration OMAP4
7. Dokumentation der Ergebnisse

Betreuer: Dipl.-Ing. Martin Seemann

Ausgehändigt am: 01.03.2011

Einzureichen am: 31.08.2011

Prof. Dr.-Ing. Bernard Bäker
Vorsitzender des Prüfungsausschusses
Mechatronik

Prof. Dr. techn. K. Janschek
Verantwortlicher Hochschullehrer